

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-234062

(43)Date of publication of application : 27.08.1999

(51)Int.Cl. H03F 3/60

(21)Application number : 10-031233 (71)Applicant : SHARP CORP
(22)Date of filing : 13.02.1998 (72)Inventor : KOMAI SHINYA

(54) HIGH FREQUENCY AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To simultaneously obtain a double wave short circuit which does not affect a fundamental wave matching circuit and a triple wave opening circuit by preparing a parallel resonance circuit which supplies the power to an amplifier element via a transmission line having $1/4$ wavelength of the fundamental wave and resonates with the triple wave in parallel with the transmission line.

SOLUTION: The emitter of a transistor TR 1 serving as an amplifier element that is used for the output of a high frequency amplifier is grounded the input is supplied to the base of the TR 1 and a transmission line 3 that has $1/4$ wavelength of a fundamental wave with one of its both ends that is grounded by a capacitor 4 in terms of high frequency is connected to an output terminal 5 serving as the collector of the TR 1 respectively. Meanwhile a power supply is connected to the side of the capacitor 4 i.e. the other end of the line 3 to supply the power to the TR 1. Furthermore one of both ends of a parallel resonance circuit 2A which resonates with a triple wave (3rd higher harmonic) is connected to the terminal 5. Then a circuit 2B is connected to the other end of the circuit 2A for controlling the load of the fundamental wave. The circuits 2A and 2B construct a fundamental wave matching circuit 2.

CLAIMS

[Claim(s)]

[Claim 1] While providing a parallel resonant circuit which resonates in high-frequency amplifier which supplies electric power to load via a fundamental wave matching circuit connected to an amplifier in series to the 3rd harmonics adjusted to this fundamental wave matching circuit by this amplifier and series High-frequency

amplifier allocating transmission circuitry which has $1/4$ wave of electric length of a fundamental wave which one end is connected to an outgoing end of this amplifier and is connected in parallel to an outgoing end of this amplifier by grounding the other end in high frequency and supplying a power supply to this amplifier via this transmission line.

[Claim 2] In high-frequency amplifier which realizes short circuit conditions of the even harmonics and an open condition of odd harmonics by branching a transmission line which controls a fundamental wave from an outgoing end of an amplifier and the transmission line which controls harmonics. High-frequency amplifier which carries out flip chip bonding of the semiconductor chip which has said amplifier to a dielectric substrate which has a pattern which branches the transmission line which controls a fundamental wave and at least one or more transmission lines which control harmonics near the bonding pad directly and is characterized by things.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] An amplifier like a semiconductor device is used for this invention and it relates to the high-frequency amplifier which amplifies high frequency like a microwave band and supplies electric power to load.

[0002]

[Description of the Prior Art] To the even harmonics, the load to the harmonics which generally generate an amplifier in the output of an amplifier as an effective method for making it operate efficiently. A short circuit. By considering it as opening to odd harmonics, generating of the electric power by harmonics is lost and F class amplifier which makes power efficiency of a fundamental wave the maximum is known. Especially in harmonics, since a double wave (the 2nd harmonics) and three double waves (3rd harmonics) are strong, if processing to three double waves is usually considered, it is enough.

[0003] The amplifier which F class amplifier is proposed, for example, is conventionally indicated by JP6-204764A can be mentioned. This is explained with reference to drawing 5. The transmission line 31 which opened $1/8$ wave of tip of the fundamental wave wide is connected to the outgoing end (node point) 5 (alpha point) of the transistor 1. Among the even harmonics, to a double wave (the second harmonics), six double waves (6th harmonics) and ten double waves (10th harmonics), this becomes $1/4$ wave, $3/4$ wave and $5/4$ wave --respectively-- and makes alpha point a short circuit ($Z=0$). This transmission line 31 receives odd harmonics, i.e. the 3rd three double wave harmonics, five double waves (5th harmonics) and 7 double-wave (7th harmonics) --It becomes $3/8$ wave, $5/8$ wave and $7/8$ wave --respectively-- and when it sees from alpha

point impedance will be given with jZ_0 , $-jZ_0$ and jZ_0 respectively. Z_0 is a characteristic impedance of the transmission line 31 here. If 1/8 wave of transmission line 32 of the fundamental wave is connected to the output terminal 5 and the point (node point) 6 (beta point) at the tip has become simplistic to odd harmonics. To three double waves, five double waves and 7 double-wave -- it sees from alpha point and this is $-jZ_0$, jZ_0 and $-jZ_0$ respectively. -- Impedance will be given, therefore -- if beta point is simplistic to specific odd harmonics -- the transmission line 31 -- said -- 32 forms a parallel resonant circuit and an A point is opened ($Z=\infty$). What is necessary is just to connect 1/20 wave of tip opening transmission line 33 to 1/12 wave of tip opening transmission line 34 and five double waves for example to three double waves in order to short-circuit the point 6 (beta point). All wavelength here is against a fundamental wave. The matching circuit 30 to a fundamental wave is connected to the point of the point 6 (beta point). Since it is alike rattlingly and consistency of a fundamental wave is affected though more natural after [for which the transmission lines 31, 32 and 33 and 34 grades were inserted between the transistors 1] the matching circuit 30 has included its consistency adjustment to load is performed.

[0004] The amplifier currently indicated to JP8-148949A can be raised as another example. This is explained with reference to drawing 6. Electric power is supplied to load via the fundamental wave matching circuit 40 connected to the transistor 1 in series. The inductive element 40A connected with the transistor 1 in series is formed in the fundamental wave matching circuit 40. The inductive element 40B is a portion of others of a fundamental wave matching circuit. 41 is the series resonant circuit connected between the outgoing end 5 of the transistor 1 and earth potentials resonates to a double wave and realizes the short circuit conditions over a double wave. 42 is the parallel resonant circuit connected between the outgoing end 5 of the transistor 1 and earth potentials resonates by the fundamental wave and three double waves together with the series resonant circuit 41 and realizes the open condition of three double waves. Since the inductive element 40A contained in the fundamental wave matching circuit 40 shows sufficiently high impedance to three double waves the load condition of three double waves is hardly influenced by the fundamental wave matching circuit after it. Thus since the short circuit conditions of a double wave and the open condition of three double waves can be realized simultaneously without affecting the impedance to a fundamental wave the fundamental wave matching circuit where flexibility is high can be designed independently.

[0005]

[Problem(s) to be Solved by the Invention] In the former amplifier consistency of a fundamental wave is affected by having inserted the transmission lines 31, 32 and 33 and 34 grades between the transistors 1. Since it does not have a means to separate a fundamental wave matching circuit about three double waves a fundamental wave matching circuit must be designed in consideration of both a fundamental wave and three double waves a design becomes complicated and flexibility becomes small. The

bias circuit for exclusive use where supply of the power supply to the transistor 1 used parts such as a choke coil is needed.

[0006] In the latter amplifier what doubled the series resonant circuit 41 and the parallel resonant circuit 42 is premised on resonating simultaneously by both the fundamental wave and three double waves. However it is thought that it is very difficult to realize this with a actual element. When the series resonant circuit 41 resonates by a double wave to a fundamental wave an inductive reactance is shown to capacitance and three double waves. On the other hand the parallel resonant circuit 42 shows a capacitive reactance in inductivity and high frequency on low frequency. Therefore it is theoretically possible by connecting the series resonant circuit 41 and the parallel resonant circuit 42 still in parallel to carry out parallel resonance to a fundamental wave or three double waves.

[0007] Drawing 7 takes out the portion of the resonant circuits 41 and 42 of drawing 6. The resonant circuit which connected the parallel resonant circuit which comprises the series resonant circuit and inductor L_2 which comprise inductor L_1 and capacitor C_1 and capacitor C_2 still in parallel is constituted. First it is necessary to fill $L_1 C_1 = 1 / (4 \omega_0^2)$ from the conditions of setting impedance to 0 (zero) to a double wave. Here ω_0 is the angular frequency to a fundamental wave. From the conditions that the whole resonant circuit of drawing 7 resonates by both the fundamental wave and three double waves at this time $L_2 = 5 L_1 / 3$ and $C_2 = 16 C_1 / 15$ are drawn. namely -- receiving opening and a double wave to a fundamental wave and three double waves if $L_1 C_1 L_2$ and C_2 are alike and fill also in these three relations -- simplistic -- a load condition is fulfilled.

[0008] It is a relation realized only about an ideal case so that it can consider that this has the infinite Q value of an element and since parallel parasitic capacitance and in-series parasitic resistance exist to an inductor with a actual element it becomes impossible however to express in a simple circuit like drawing 7. Naturally since it has frequency dependence the inductance to a fundamental wave and three double waves differs. It is almost next to impossible to have influence of a wire length furthermore to become very complicated [a design] if they are all included and to make it resonate correctly by both the fundamental wave and three double waves. Contrary to the purpose of invention of making the design of a fundamental wave matching circuit easy it can be said that the design of this resonant circuit is very difficult and is a scarce circuit of the possibility of realization.

[0009] Although the inductive element 40A is inserted in the outgoing end of the transistor 1 and series in the fundamental wave matching circuit 40 shown in drawing 6 the quite big inductor for attenuating three double waves effectively for example with a comparatively low frequency band like 0.9 GHz bands is needed. Drawing 4 is a frequency characteristic at progressive wave ingredient $|S_{21}|$ to the inductive element connected in series among the ports 1 and 2. In order to attenuate effectively three 0.9-GHz double waves (namely 2.7 GHz) from this figure it turns out that the quite big

inductor of at least several 10 or more nH is needed. The loss of a fundamental wave also has the problem of becoming very large in that case. Of course it is the same as the former example to perform supply of the power supply to a transistor using a bias circuit for exclusive use.

[0010] In the conventional example of a circuit of the purpose of controlling the load of not only the two above-mentioned examples but harmonics and carrying out high effect operation of the amplifier each has stopped only at the theory on a circuit diagram and the example having referred to even the problem produced at the time of mounting was not seen. Although it assumes that the distance by the turning point 5 (namely alpha point) of the track for controlling the track and fundamental wave for controlling harmonics from the collector (or drain) of a transistor by the example of the above-mentioned 2** is 0 (zero) there cannot be no such thing in a actual device. The transistor of a simple substance or monolithic IC (MMIC) is also because the transmission line such as a bonding wire certainly exist between the output terminal of a package and the output terminal of a semiconductor chip. In high frequency like a microwave band even if it is few tracks rotation of a phase is influenced greatly and rotation of the phase proportional to frequency is given. For example if it calculates in the 50-ohm microstrip line on the dielectric substrate of 0.6 mm in thickness and the specific inductive capacity 10 in the case of 0.9 GHz band to about 34 degrees and three double waves supposing there is the 3-mm transmission line about 51-degree phase rotation will be produced to about 17 degrees and a double wave to a fundamental wave. Therefore even if the load condition of opening is satisfied to a short circuit and three double waves to a double wave in alpha point if the transmission line exists between the outgoing ends of a transistor the phase rotation proportional to frequency will happen and if it sees from the outgoing end of a transistor a load condition will shift greatly. It is dramatically complicated to expect this and to design a matching circuit and since the angle of rotation of a phase changes with frequency it can be said that it is impossible to satisfy a load condition in all the frequency simultaneously as a matter of fact.

[0011] Then this invention was invented in order to solve such a problem and it is ****. providing the amplifier with which ideal mounting is carried out while providing the matching circuit where the flexibility of a design is high as the purpose can realize simultaneously the double wave short circuit and 3 double-wave open circuit which do not be alike and influence -- as a result it is making the design of the efficient high-frequency amplifier easy.

[0012]

[Means for Solving the Problem] In high-frequency amplifier which supplies electric power to load via a fundamental wave matching circuit where high-frequency amplifier of this invention was connected to an amplifier in series While providing a parallel resonant circuit which resonates to the 3rd harmonics adjusted to this fundamental

wave matching circuit by this amplifier and series By connecting one end to an outgoing end of this amplifier and grounding the other end in high frequency the transmission line which has $1/4$ wave of electric length of a fundamental wave connected in parallel to an outgoing end of this amplifier is allocated and this ***** (ed) and a power supply is supplied to this amplifier.

[0013] In high-frequency amplifier which realizes short circuit conditions of the even harmonics and an open condition of odd harmonics when high-frequency amplifier of this invention branches a transmission line which controls a fundamental wave from an outgoing end of an amplifier and the transmission line which controls harmonics Flip chip bonding of the semiconductor chip which has said amplifier is directly carried out to a dielectric substrate which has a pattern which branches the transmission line which controls a fundamental wave and at least one or more transmission lines which control harmonics near the bonding pad.

[0014] An operation of this invention is explained below. In high-frequency amplifier of this invention $1/4$ wave of transmission line which short-circuited a tip in high frequency Since it is equivalent to $3/4$ wave to $1/2$ wave and three double waves (3rd harmonics) to a double wave (the second harmonics) if it sees from an outgoing end of an amplifier i.e. a transistor to a fundamental wave a load condition of opening will be realized to a short circuit and three double waves to opening and a double wave. By a parallel resonant circuit which resonates by three double waves since influence of three double waves does not attain to a portion of a previous fundamental wave matching circuit rather than its fundamental wave matching circuit can be designed independently. Since $1/4$ wave of transmission line which short-circuited a tip in high frequency is opening when it is seen from an outgoing end of a transistor it does not affect consistency of a fundamental wave. By supplying a power supply to a transistor via this transmission line a bias circuit for exclusive use using a choke coil etc. becomes unnecessary and can simplify a circuit more.

[0015] Since flip chip bonding of the semiconductor chip which has an amplifier is directly carried out to a dielectric substrate in high-frequency amplifier of this invention Since a track for controlling a track and a fundamental wave for controlling harmonics can be branched from the latest of an outgoing end of an amplifier for example a transistor Since an ideal mounted state very near a circuit diagram is realizable phase rotation under influence of the transmission line such as a bonding wire is lost and a design of a matching circuit which realizes efficient high-frequency amplifier becomes easy.

[0016]

[Embodiment of the Invention] (Embodiment 1) Embodiment 1 of the high-frequency amplifier of this invention is described with reference to drawing 1 in which the circuit is shown. 1 is a transistor which is an amplifier for the output (final stage) of the high-frequency amplifier The emitter is grounded he is trying to be supplied in an input at the base and $1/4$ wave of transmission line 3 of the fundamental wave grounded in

high frequency in the end by the capacitor 4 is connected to the outgoing end 5 (alpha point) which is the collector. He connects a power supply to the capacitor 4 side which is the other end of the transmission line 3 and is trying to supply a power supply to the transistor 1. One end of the parallel resonant circuit 2A which resonates by three double waves (the 3rd harmonics) is connected to the outgoing end 5 of the transistor 1 and circuit 2B for adjusting the load of a fundamental wave is connected to the other end of this parallel resonant circuit 2A. The parallel resonant circuit 2A constitutes the fundamental wave matching circuit 2 with circuit 2B for adjusting the load of a fundamental wave. It is outputted from the output side of this fundamental wave matching circuit 2 i.e. the output side of circuit 2B. In order that the parallel resonant circuit 2A may lose rotation of a phase the thing of the outgoing end 5 of the transistor 1 arranged as much as possible to the latest is desirable.

[0017] If $1/4$ wave of transmission line 3 grounded in high frequency looks at a tip from the outgoing end 5 of the transistor 1 since it will be opening consistency of a fundamental wave is not affected. Therefore via the transmission line 3 a power supply can be supplied to the transistor 1 and the bias circuit using a choke coil etc. is not independently needed for it. Since the number of the transmission lines 3 is $3/4$ to $1/2$ wave and three double waves to a double wave (the second harmonics) to a double wave the load condition of opening is automatically fulfilled to a short circuit and three double waves.

[0018] Drawing 3 is a figure showing the frequency characteristic of progressive wave ingredient $|S_{21}|$ to the parallel resonant circuit 2A connected in series among the ports 1 and 2. Here it is designed to resonate by three 0.9-GHz double waves i.e. 2.7 GHz. This figure shows three double waves fully being prevented and hardly affecting a fundamental wave moreover. In this case it is an advantage that the value of an inductor is also realizable with a comparatively small element value since the value of 1 nH and a capacitor was 3.5 pF. The portion which adjusts the load of harmonics with this parallel resonant circuit 2A and the portion which adjusts the load of a fundamental wave are thoroughly separated to three double waves and circuit 2B for adjusting the load of a fundamental wave can be designed independently without taking into consideration the influence on three double waves. Of course since the parallel resonant circuit 2A shows sufficiently low impedance to a fundamental wave it does not enlarge the loss of a fundamental wave.

[0019] As a result the signal inputted into the base of the transistor 1 is amplified with the transistor 1 and a fundamental wave is efficiently outputted through the output side of the fundamental wave matching circuit 2 from the outgoing end 5 of the collector.

[0020] (Embodiment 2) Embodiment 2 of the high-frequency amplifier of this invention is described with reference to drawing 2 in which it is shown. Drawing 2 (a) shows the sectional view where drawing 2 (b) met the I-I line of drawing 2 (a) in the top view of this Embodiment 2 and drawing 2 (c) shows a partial expanded sectional view. Although

the example which applied the high-frequency amplifier of the above-mentioned Embodiment 1 is explained below hereit cannot be overemphasized by controlling the load of harmonics that it is applicable to all the circuits which realize the efficient high-frequency amplifier. In drawing 2 (a)the portion which dielectric substratessuch as ceramicsare made 10 and to which bonding of the semiconductor chip is carried out 11and 12 are bonding pads. The outgoing end (vamp pad) of the transistor 1 on a semiconductor chip is connected with the bonding pad 12 via a vamp. 15 is 1/4 wave of micro stripe transmission line of a fundamental waveand the end is grounded in high frequency via the chip capacitor 14 and the through hole 16and is further connected with the power supply terminal 21. The other end of the micro stripe transmission line 15 is connected to the latest of the bonding pad 12.

[0021]On the other handthe parallel resonant circuit 2A which comprises the chip inductor 13 and the chip capacitor 14The one end is connected to the latest of the bonding pad 12and it is connected to circuit 2B for the other end to adjust the load of the fundamental wave which comprises the chip capacitor 14the through hole 16and the micro stripe transmission line. As for the transmission line in the parallel resonant circuit 2Aat this timeshortening as much as possible is desirable.

[0022]Herethe transmission line extended from the bonding pad 12 in the dielectric substrate 10 branches at the turning point gammaand forms the pattern which is following the end of the transmission line linked to the endthe chip capacitor 14and the chip inductor 13 of the microstrip line 15respectively.

[0023]The terminal which gives voltage for 17 to control an output terminalfor 18 control an input terminaland for 19 control an outputand 20 are terminals which supply power supplies other than a final stage. The terminal in which 21 supplies a power supply to a final stage transistorand 22 are the pads for giving earth potentials to a semiconductor chip via the through hole 16. Thuspattern creation is carried out by making the transmission line etc. which connect the bonding pad 12 and the extended transmission linethe microstrip line 15the chip capacitor 14the chip inductor 13an input/output terminalaetc. to the dielectric substrate 10 mutually into a microstrip line.

[0024]Flip chip bonding of the semiconductor chip etc. is directly carried out to this dielectric substrate 10. The vamp pad of a semiconductor chip has connected with the bonding pad in which the dielectric substrate 10 corresponds via a vamp. The expanded sectional view of its drawing 2 (b) and semiconductor chip circumference is shown for the section of the state of this flip chip bonding in drawing 2 (c). Herein about 1 GHz of high frequencyeven if the length of the transmission line is different 1 mmfor examplethe phase rotation of abundance is produced in load impedance. In order to press down phase rotation within 1 timethe distance from the vamp connected to the vamp pad of the outgoing end of the transistor 1 to the turning point gamma of the micro stripe transmission line needs to be 0.2 mm or less. If distance from the vamp connected to the vamp pad of the outgoing end of the

transistor 1 to the turning point gamma of a microstrip line is set to D in drawing 2 (c) in which the surrounding expanded sectional view of a semiconductor chip is shown. Since the size of a bump pad is a 100-micrometer angle grade, if the distance D is a grade which is not large compared with it, it will be thought practically that a problem does not arise. This distance D of the ability to set up according to the frequency to deal with is a matter of course and can be set up from practical use. In this way, the microstrip line 15, the chip capacitor 14, and the chip inductor 13 are connected to the latest of a bonding pad.

[0025] With this flip CHI@PPU bonding, since 1/4 wave of transmission line 15 and the parallel resonant circuit 2A will branch near the outgoing end of the bonding pad 12, i.e., a transistor in the ideal mounted state very near a circuit diagram is realizable. It follows. It is not necessary to take phase rotation into consideration under the influence of the transmission line which exists between the outgoing ends of a transistor from the turning point of the track which controls harmonics and the track which controls a fundamental wave, and it becomes possible to design an output matching circuit easily and correctly.

[0026]

[Effect of the Invention] The high-frequency amplifier of this invention by a tip's supplying a power supply to an amplifier via 1/4 wave of transmission line of the fundamental wave grounded in high frequency and providing further this transmission line and the parallel resonant circuit which resonates by three double waves to parallel. Realizing simultaneously the double wave short circuit which does not affect a fundamental wave matching circuit and 3 double-wave open circuit can do things, and it is simple and moreover can deal in an efficient amplifier with high flexibility of a design.

[0027] When the semiconductor chip in which the high-frequency amplifier of this invention has an amplifier is directly allocated by the dielectric substrate from flip chip bonding, since the influence of the transmission line which exists between the outgoing ends of an amplifier, i.e., a transistor, disappears from the turning point of the track which controls high frequency and the track which controls a fundamental wave, F class high-frequency amplifier with the sufficient characteristic which can be referred to as ideal is realizable.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is a circuit diagram of Embodiment 1 of the high-frequency amplifier of this invention.

[Drawing 2] It is the top view and sectional view explaining the composition of Embodiment 2 of the high-frequency amplifier of this invention.

[Drawing 3] It is a figure showing the characteristic of the parallel resonant circuit of

Embodiment 1 in the high-frequency amplifier of this invention.

[Drawing 4] It is a figure explaining the frequency characteristic of the inductive element of the conventional amplifier.

[Drawing 5] It is a circuit diagram explaining the conventional amplifier.

[Drawing 6] It is a circuit diagram explaining the conventional amplifier.

[Drawing 7] It is a figure showing the characteristic of the parallel resonant circuit of the conventional amplifier.

[Description of Notations]

1 The transistor of an output

2 Fundamental wave matching circuit

2A Parallel resonant circuit

2B Other fundamental wave matching circuit portions

3 $1/4$ wave of transmission line

4 Capacitor

56 node points

10 Dielectric substrate

12 Bonding pad

13 Chip inductor

14 Chip capacitor

15 $1/4$ wave of microstrip line

16 Through hole

17 Output terminal

18 Input terminal

19 The terminal which gives the voltage for controlling an output

20 The terminal which supplies power supplies other than a final stage

21 The terminal which supplies a power supply to the transistor for an output

22 The pad for supplying earth potentials to a semiconductor chip

30 Fundamental wave matching circuit

31 and 32 $1/8$ -wave transmission line

33 $1/20$ -wave transmission line

34 $1/12$ -wave transmission line

35 The choke coil for high frequency inhibition

40A Inductive element

40B Other fundamental wave matching circuit portions

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-234062

(43) 公開日 平成11年(1999) 8月27日

(51) Int.Cl.⁸

H 0 3 F 3/60

識別記号

F I

H 0 3 F 3/60

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願平10-31233

(22) 出願日 平成10年(1998) 2月13日

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 駒井 真也

大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

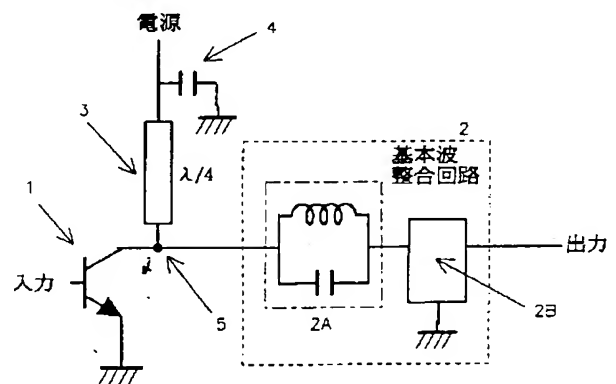
(74) 代理人 弁理士 小池 隆彌

(54) 【発明の名称】 高周波増幅器

(57) 【要約】

【課題】 基本波整合回路に影響しない2倍波短絡回路と3倍波開放回路を同時に実現できるようにして、設計の自由度の高い整合回路を提供するとともに理想的な実装のされる増幅器を提供する。

【解決手段】 増幅素子に直列に接続された基本波整合回路を介して負荷に電力を供給する高周波増幅器において、該基本波整合回路に該増幅素子と直列に整合された第3次高調波に共振する並列共振回路が設けられ、該増幅素子の出力端に一端が接続され、他端を高周波的に接地されることにより、該増幅素子の出力端に対し並列に接続される基本波の1/4波長の電気長を有する伝送回路が設けられ、該伝送回路を介して該増幅素子に電源を供給する。



【特許請求の範囲】

【請求項 1】 増幅素子に直列に接続された基本波整合回路を介して負荷に電力を供給する高周波増幅器において、
該基本波整合回路に該増幅素子と直列に整合された第 3 次高調波に共振する並列共振回路を設けるとともに、
該増幅素子の出力端に一端が接続され、他端を高周波的に接地されることにより、該増幅素子の出力端に対し並列に接続される基本波の $1/4$ 波長の電気長を有する伝送回路を配設し、
該伝送路を介して該増幅素子に電源を供給することを特徴とする高周波増幅器。

【請求項 2】 増幅素子の出力端から基本波を制御する伝送路と高調波を制御する伝送線路を分岐させることによって偶数次高調波の短絡条件と奇数次高調波の開放条件を実現する高周波増幅器において、
基本波を制御する伝送線路と高調波を制御する少なくとも 1 つ以上の伝送線路をボンディングパッドの近傍で分岐させるパターンを有する誘電体基板に、前記増幅素子を有する半導体チップを直接フリップチップボンディングしてなることを特徴とする高周波増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体デバイスのような増幅素子を使用し、マイクロ波帯のような高周波を増幅して負荷に電力を供給する高周波増幅器に関するものである。

【0002】

【従来の技術】一般に、増幅素子を効率的に動作させるための有効な方法として、増幅素子の出力に発生する高調波に対する負荷を偶数次高調波に対しては短絡、奇数次高調波に対しては開放とすることによって高調波による電力の発生をなくし、基本波の電力効率を最大にする F 級増幅器が知られている。高調波の中では 2 倍波（第 2 高調波）と 3 倍波（第 3 次高調波）が特に強いので、通常は 3 倍波までの処理を考えれば十分である。

【0003】従来より、F 級増幅器が提案されており、例えば、特開平 6-204764 号に開示されている増幅器を挙げることができる。これについて、図 5 を参照し説明する。トランジスタ 1 の出力端（ノード点）5（ α 点）には、基本波の $1/8$ 波長の先端を開放した伝送線路 31 が接続されている。これは、偶数次高調波のうち、2 倍波（第 2 次高調波）、6 倍波（第 6 次高調波）、10 倍波（第 10 次高調波）に対して、それぞれ $1/4$ 波長、 $3/4$ 波長、 $5/4$ 波長…となり、 α 点を短絡（ $Z=0$ ）にする。また、この伝送線路 31 は奇数次高調波すなわち 3 倍波（第 3 次高調波）、5 倍波（第 5 次高調波）、7 倍波（第 7 次高調波）…に対して、それぞれ $3/8$ 波長、 $5/8$ 波長、 $7/8$ 波長…となり、 α 点から見るとそれぞれ jZ_0 、 $-jZ_0$ 、 jZ_0 …とい

ンピーダンスを与えることになる。ここで Z_0 は伝送線路 31 の特性インピーダンスである。さらに、出力端子 5 には基本波の $1/8$ 波長の伝送線路 32 が接続されており、もしその先端の点（ノード点）6（ β 点）が奇数次高調波に対して短絡となっていれば、これは 3 倍波、5 倍波、7 倍波…に対して、 α 点から見てそれぞれ $-jZ_0$ 、 jZ_0 、 $-jZ_0$ …のインピーダンスを与えることになる。従って、 β 点が特定の奇数次高調波に対して短絡であれば、伝送線路 31 と同 32 は並列共振回路を形成し、A 点は開放（ $Z=\infty$ ）となる。点 6（ β 点）を短絡するには、例えば 3 倍波に対しては $1/12$ 波長の先端開放伝送線路 34、5 倍波に対しては $1/20$ 波長の先端開放伝送線路 33 を接続すれば良い。尚、ここでいう波長とはすべて基本波に対するものである。点 6（ β 点）の先には基本波に対する整合回路 30 が接続される。伝送線路 31、32、33、34 等をトランジスタ 1 との間に挿入したことにより、当然ながら基本波の整合に影響が及ぼされるので、整合回路 30 はそれを含めた状態で負荷への整合調整が行われる。

【0004】もう 1 つの例として、特開平 8-148949 号に開示している増幅器をあげることができる。これについて図 6 を参照し説明する。トランジスタ 1 に直列に接続された基本波整合回路 40 を介して負荷に電力を供給するようになっている。また、基本波整合回路 40 にはトランジスタ 1 と直列に接続された誘導素子 40A が設けられている。尚、誘導素子 40B は基本波整合回路のその他の部分である。41 はトランジスタ 1 の出力端 5 と接地電位との間に接続された直列共振回路であり、2 倍波に対して共振し、2 倍波に対する短絡条件を実現する。また、42 はトランジスタ 1 の出力端 5 と接地電位との間に接続された並列共振回路であり、直列共振回路 41 と合わせて基本波及び 3 倍波で共振し、3 倍波の開放条件を実現する。さらに、基本波整合回路 40 に含まれる誘導素子 40A は 3 倍波に対して十分高いインピーダンスを示すので、3 倍波の負荷条件はそれより後の基本波整合回路の影響を殆ど受けない。このようにして、基本波に対するインピーダンスに影響を与えずに 2 倍波の短絡条件と 3 倍波の開放条件を同時に実現できるので、自由度の高い基本波整合回路を独立して設計することができる。

【0005】

【発明が解決しようとする課題】前者の増幅器では、伝送線路 31、32、33、34 等をトランジスタ 1 との間に挿入したことにより、基本波の整合に影響が及ぼされる。また、基本波整合回路を 3 倍波について分離する手段を有していないので、基本波整合回路は基本波と 3 倍波の両方を考慮して設計しなければならず、設計が煩雑になり自由度が小さくなる。さらに、トランジスタ 1 への電源の供給は、チョークコイル等の部品を用いた専用のバイアス回路が必要となる。

【0006】また、後者の増幅器では、直列共振回路 4 1 と並列共振回路 4 2 を合わせたものが基本波と 3 倍波の両方で同時に共振することを前提にしている。しかし、実際の素子でこれを実現することは非常に困難であると考えられる。直列共振回路 4 1 が 2 倍波で共振するとき、基本波に対しては容量性、3 倍波に対しては誘導性のリアクタンスを示す。一方、並列共振回路 4 2 は低い周波数では誘導性、高い周波数では容量性のリアクタンスを示す。従って、直列共振回路 4 1 と並列共振回路 4 2 をさらに並列に接続することにより、基本波または 3 倍波に対して並列共振させることは原理的に可能である。

【0007】図 7 は、図 6 の共振回路 4 1、4 2 の部分を取り出したものであり、インダクタ L_1 とキャパシタ C_1 で構成される直列共振回路とインダクタ L_2 とキャパシタ C_2 で構成される並列共振回路をさらに並列に接続した共振回路を構成している。まず、2 倍波に対してインピーダンスを 0 (ゼロ) にするという条件から、 $L_1 C_1 = 1 / (4 \omega_0^2)$ を満たす必要がある。ここで、 ω_0 は基本波に対する角振動数である。このとき図 7 の共振回路全体が基本波と 3 倍波の両方で共振するという条件から、 $L_2 = 5 L_1 / 3$ 、 $C_2 = 16 C_1 / 15$ が導かれる。すなわち、 L_1 、 C_1 、 L_2 、 C_2 がこれら 3 つの関係をとともに満たせば基本波と 3 倍波に対して開放、2 倍波に対して短絡の負荷条件が満たされる。

【0008】しかし、これは素子の Q 値が無限大と見なせるような理想的な場合についてのみ成り立つ関係であり、実際の素子ではインダクタに対して並列の寄生容量や直列の寄生抵抗が存在するために図 7 のような単純な回路では表わせなくなる。当然、周波数依存性をもつので基本波、3 倍波に対するインダクタンスは異なってくる。さらには配線長の影響もあって、それらをすべて含めると設計は非常に複雑となり、基本波と 3 倍波の両方で正確に共振させることは殆ど不可能に近い。基本波整合回路の設計を容易にするという発明の目的とは裏腹に、この共振回路の設計が極めて困難であり、実現の可能性の乏しい回路であると言える。

【0009】さらに、図 6 に示す基本波整合回路 4 0 にはトランジスタ 1 の出力端と直列に誘導素子 4 0 A が挿入されているが、例えば 0.9 GHz 帯のような比較的低い周波数帯で 3 倍波を効果的に減衰させるにはかなり大きなインダクタが必要となる。図 4 は、ポート 1、2 の間に直列に接続された誘導素子に対する進行波成分 $|S_{21}|$ に周波数特性である。この図から 0.9 GHz の 3 倍波 (すなわち 2.7 GHz) を効果的に減衰させるには、少なくとも数 10 nH 以上のかなり大きなインダクタが必要になることがわかる。また、その場合は基本波の損失も非常に大きくなってしまいうという問題がある。もちろん、トランジスタへの電源の供給を専用のバイアス回路を用いて行うことは前者の例と同じである。

【0010】さらに、上記 2 つの例だけでなく、高調波の負荷を制御して増幅器を高効動作させるという目的の従来の回路例では、いずれも回路図上の理論だけに止まっていて、実装時に生じる問題にまで触れた例はみられなかった。上記 2 つの例では、トランジスタのコレクタ (またはドレイン) から高調波を制御するための線路と基本波を制御するための線路の分岐点 5 (すなわち α 点) までの距離は 0 (ゼロ) であることを仮定しているが、実際のデバイスではそのようなことはありえない。何故ならば、単体のトランジスタでも、モノリシック IC (MMIC) でもパッケージの出力端子と半導体チップの出力端子の間には必ずボンディングワイヤ等の伝送線路が存在するからである。マイクロ波帯のような高周波では、たとえわずかの線路であっても位相の回転に大きく影響し、周波数に比例した位相の回転を与える。例えば、厚さ 0.6 mm、比誘電率 1.0 の誘電体基板上の 50 Ω マイクロストリップ線路で計算してみると、0.9 GHz 帯の場合、仮に 3 mm の伝送線路があったとすれば基本波に対して約 17° 、2 倍波に対して約 34° 、3 倍波に対しては約 51° もの位相回転を生じる。従って、たとえ α 点において 2 倍波に対して短絡、3 倍波に対して開放の負荷条件が成立したとしても、トランジスタの出力端との間に伝送線路が存在すれば周波数に比例した位相回転が起こり、トランジスタの出力端から見れば負荷条件は大きくずれてしまう。これを見込んで整合回路を設計することは非常に煩雑であり、周波数によって位相の回転角が異なるため、すべての周波数で同時に負荷条件を満足させることは事実上不可能であると言える。

【0011】そこで、本発明はこのような問題を解決するために発明されたものであって、基本波整合回路に影響しない 2 倍波短絡回路と 3 倍波開放回路を同時に実現できるようにして、設計の自由度の高い整合回路を提供するとともに理想的な実装のされる増幅器を提供することにより、ひいては効率的な高周波増幅器の設計を容易にすることを目的とする。

【0012】

【課題を解決するための手段】本発明の高周波増幅器は、増幅素子に直列に接続された基本波整合回路を介して負荷に電力を供給する高周波増幅器において、該基本波整合回路に該増幅素子と直列に整合された第 3 次高調波に共振する並列共振回路を設けるとともに、該増幅素子の出力端に一端が接続され、他端を高周波的に接地されることにより、該増幅素子の出力端に対し並列に接続される基本波の $1/4$ 波長の電気長を有する伝送線路を配設し、該伝送線路介して該増幅素子に電源を供給することを特徴とする。

【0013】また、本発明の高周波増幅器は、増幅素子の出力端から基本波を制御する伝送路と高調波を制御する伝送線路を分岐させることによって偶数次高調波の短

絡条件と奇数次高調波の開放条件を実現する高周波増幅器において、基本波を制御する伝送線路と高調波を制御する少なくとも1つ以上の伝送線路をボンディングパッドの近傍で分岐させるパターンを有する誘電体基板に、前記増幅素子を有する半導体チップを直接フリップチップボンディングしてなることを特徴とする。

【0014】本発明の作用を以下に説明する。本発明の高周波増幅器では、先端を高周波的に短絡された1/4波長の伝送線路は、2倍波（第2次高調波）に対しては1/2波長、3倍波（第3次高調波）に対しては3/4波長に相当するため、増幅素子すなわちトランジスタの出力端から見ると基本波に対しては開放、2倍波に対しては短絡、3倍波に対しては開放の負荷条件が実現される。また、3倍波で共振する並列共振回路によって、それよりも先の基本波整合回路の部分へ3倍波の影響が及ばないので、基本波整合回路を独立に設計することができる。さらに、先端を高周波的に短絡された1/4波長の伝送線路はトランジスタの出力端から見ると開放であるので基本波の整合に影響を与えない。この伝送線路を介してトランジスタに電源を供給することにより、チョークコイル等を用いた専用のバイアス回路が不要となり、回路をより簡略化できる。

【0015】また、本発明の高周波増幅器では、増幅素子を有する半導体チップを誘電体基板に直接フリップチップボンディングするものであるから、高調波を制御するための線路と基本波を制御するための線路を増幅素子、例えばトランジスタの出力端の直近から分岐させることができるので、回路図に極めて近い理想的な実装状態を実現することができるため、ボンディングワイヤ等の伝送線路の影響による位相回転がなくなり、高効率な高周波増幅器を実現する整合回路の設計が容易になる。

【0016】

【発明の実施の形態】（実施の形態1）本発明の高周波増幅器の実施の形態1について、その回路を示す図1を参照し、説明する。1は高周波増幅器の出力用（最終段）の増幅素子であるトランジスタであり、そのエミッタが接地され、そのベースに入力が供給されるようにされており、そのコレクタである出力端5（a点）にはキャパシタ4によって一端を高周波的に接地された基本波の1/4波長の伝送線路3が接続されている。また、伝送線路3の他端であるキャパシタ4の側には電源を接続し、トランジスタ1に電源を供給するようにしている。さらに、トランジスタ1の出力端5には3倍波（第3高調波）で共振する並列共振回路2Aの一端が接続され、該並列共振回路2Aの他端には基本波の負荷を調整するための回路2Bが接続される。並列共振回路2Aは基本波の負荷を調整するための回路2Bとともに基本波整合回路2を構成する。この基本波整合回路2の出力側、すなわち回路2Bの出力側より出力される。なお、並列共振回路2Aは、位相の回転をなくすためにトランジスタ

1の出力端5のできるだけ直近に配置することが望ましい。

【0017】先端を高周波的に接地された1/4波長の伝送線路3は、トランジスタ1の出力端5から見れば開放であるから基本波の整合に影響を与えない。従って、伝送線路3を介してトランジスタ1に電源を供給することができ、チョークコイル等を用いたバイアス回路を別に必要としない。また、伝送線路3は、2倍波（第2次高調波）に対しては1/2波長、3倍波に対しては3/4波長であるから、2倍波に対しては短絡、3倍波に対しては開放の負荷条件が自動的に満たされる。

【0018】図3は、ポート1、2の間に直列に接続された並列共振回路2Aに対する進行波成分 $|S_{21}|$ の周波数特性を示す図である。ここでは、0.9GHzの3倍波、すなわち2.7GHzで共振するように設計されている。この図から、3倍波は十分に阻止され、しかも基本波には殆ど影響を与えないことがわかる。この場合、インダクタの値は1nH、キャパシタの値は3.5pFであったので、比較的小さな素子値で実現できることも利点である。この並列共振回路2Aによって高調波の負荷を調整する部分と基本波の負荷を調整する部分が3倍波に対して完全に分離され、基本波の負荷を調整するための回路2Bは3倍波への影響を考慮することなく独立して設計することができる。もちろん、並列共振回路2Aは基本波に対しては十分低いインピーダンスを示すので、基本波の損失を大きくすることもない。

【0019】その結果、トランジスタ1のベースに入力された信号は、トランジスタ1で増幅され、そのコレクタの出力端5から基本波整合回路2の出力側を通じて基本波が効率的に出力される。

【0020】（実施の形態2）本発明の高周波増幅器の実施の形態2について、それを示す図2を参照し説明する。図2（a）はこの実施の形態2の平面図を、図2（b）は図2（a）のI-I線に沿った断面図を示し、図2（c）は部分拡大断面図を示す。ここでは、上記実施の形態1の高周波増幅器を適用した例について以下に説明するが、高調波の負荷を制御することにより高効率な高周波増幅器を実現するすべての回路に対して適用できることは言うまでもない。図2（a）において、10は、セラミック等の誘電体基板、11は半導体チップがボンディングされる部分、12はボンディングパッドである。半導体チップ上のトランジスタ1の出力端（バンパッド）はバンパを介してボンディングパッド12と接続される。15は基本波の1/4波長のマイクロストリップ伝送線路であり、その一端はチップコンデンサ14及びスルーホール16を介して高周波的に接地され、さらに電源端子21と接続されている。また、マイクロストリップ伝送線路15の他端は、ボンディングパッド12の直近に接続されている。

【0021】一方、チップインダクタ13とチップコン

デンサ 1 4 で構成される並列共振回路 2 A は、その一端がボンディングパッド 1 2 の直近に接続され、その他端がチップコンデンサ 1 4 とスルーホール 1 6、及びマイクロストリップ伝送線路で構成される基本波の負荷を調整するための回路 2 B に接続されている。このとき並列共振回路 2 A 内の伝送線路はできるだけ短くすることが望ましい。

【0 0 2 2】ここで、誘電体基板 1 0 においてボンディングパッド 1 2 からのびる伝送線路は分岐点 γ において分岐し、マイクロストリップ線路 1 5 の一端、チップコンデンサ 1 4 及びチップインダクタ 1 3 に接続する伝送線路の一端にそれぞれ連続しているパターンを形成している。

【0 0 2 3】1 7 は出力端子、1 8 は入力端子、1 9 は出力を制御するための電圧を与える端子、2 0 は最終段以外の電源を供給する端子である。また、2 1 は、最終段トランジスタに電源を供給する端子、2 2 はスルーホール 1 6 を介して半導体チップに接地電位を与えるためのパッドである。このようにして誘電体基板 1 0 には、ボンディングパッド 1 2、それから伸びる伝送線路、マイクロストリップ線路 1 5、チップコンデンサ 1 4、チップインダクタ 1 3、入出力端子等を相互に接続する伝送線路等をマイクロストリップ線路としてパターン作成されている。

【0 0 2 4】この誘電体基板 1 0 に、半導体チップ等を直接フリップチップボンディングしている。なお、半導体チップのバンパッドがバンパを介して誘電体基板 1 0 の対応するボンディングパッドに接続している。このフリップチップボンディングの状態の断面を図 2 (b) 及びその半導体チップ周辺の拡大断面図を図 2 (c) に示す。ここで、1 GHz 程度の高周波では伝送線路の長さが例えば 1 mm 違っても負荷インピーダンスに数度の位相回転を生ずる。位相回転を 1 度以内に押さえるためには、トランジスタ 1 の出力端のバンパッドに接続されたバンパからマイクロストリップ伝送線路の分岐点 γ までの距離は 0. 2 mm 以下にする必要がある。半導体チップの周辺の拡大断面図を示す図 2 (c) において、トランジスタ 1 の出力端のバンパッドに接続されたバンパからマイクロストリップ線路の分岐点 γ までの距離を D とすると、バンパパッドの大きさが 1 0 0 μ m 角程度であることから距離 D がそれに比べて大きくない程度であれば実用上問題は起こらないと考えられる。なお、この距離 D は、取り扱う周波数に応じ設定することができる。こうして、マイクロストリップ線路 1 5、チップコンデンサ 1 4、チップインダクタ 1 3 がボンディングパッドの直近に接続される。

【0 0 2 5】このフリップチップボンディングにより、1 / 4 波長の伝送線路 1 5 と並列共振回路 2 A はボンディングパッド 1 2、すなわちトランジスタ 1 の出力

端の近傍で分岐することになるので、回路図に極めて近い理想的な実装状態を実現することができている。従って、高調波を制御する線路と基本波を制御する線路の分岐点からトランジスタの出力端の間に存在する伝送線路の影響によって位相回転を考慮する必要がなく、出力整合回路の設計を容易に、しかも正確に行うことが可能となる。

【0 0 2 6】

【発明の効果】本発明の高周波増幅器は、先端が高周波的に接地された基本波の 1 / 4 波長の伝送線路を介して増幅素子に電源を供給し、さらにこの伝送線路と並列に 3 倍波で共振する並列共振回路を設けることにより、基本波整合回路に影響を与えない 2 倍波短絡回路と 3 倍波開放回路を同時に実現することができ、簡略でしかも設計の自由度が高い高効率な増幅器をうることができる。

【0 0 2 7】また、本発明の高周波増幅器は、増幅素子を有する半導体チップが誘電体基板に直接フリップチップボンディングより配設されていることにより、高周波を制御する線路と基本波を制御する線路の分岐点から増幅素子すなわちトランジスタの出力端の間に存在する伝送線路の影響がなくなるので、特性のよい理想的と言い得るような F 級高周波増幅器を実現することができる。

【図面の簡単な説明】

【図 1】本発明の高周波増幅器の実施形態 1 の回路図である。

【図 2】本発明の高周波増幅器の実施の形態 2 の構成を説明する平面図及び断面図である。

【図 3】本発明の高周波増幅器に実施の形態 1 の並列共振回路の特性を示す図である。

【図 4】従来の増幅器の誘導素子の周波数特性を説明する図である。

【図 5】従来の増幅器を説明する回路図である。

【図 6】従来の増幅器を説明する回路図である。

【図 7】従来の増幅器の並列共振回路の特性を示す図である。

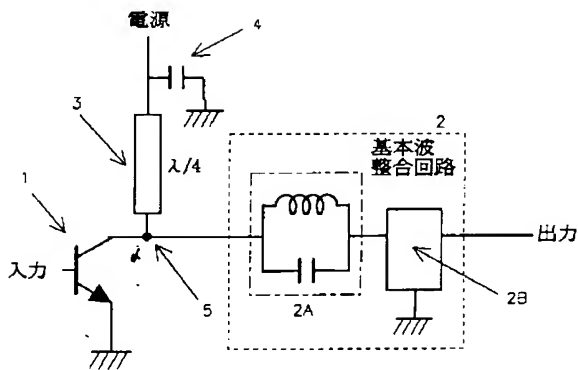
【符号の説明】

1	出力のトランジスタ
2	基本波整合回路
2 A	並列共振回路
2 B	その他の基本波整合回路部分
3	1 / 4 波長の伝送線路
4	キャパシタ
5、6	ノード点
1 0	誘電体基板
1 2	ボンディングパッド
1 3	チップインダクタ
1 4	チップキャパシタ
1 5	1 / 4 波長のマイクロストリップ線路

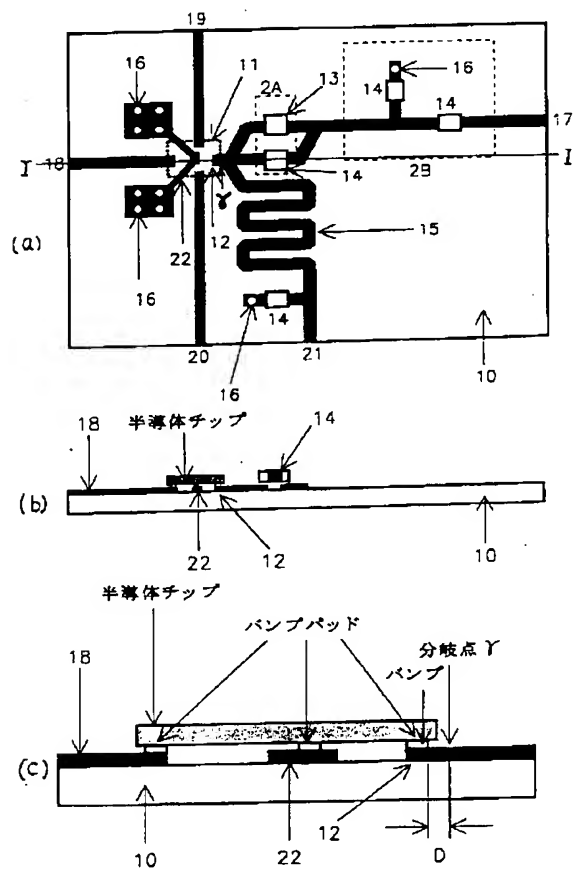
16 スルーホール
 17 出力端子
 18 入力端子
 19 出力を制御するための電圧を
 与える端子
 20 最終段以外の電源を供給する
 端子
 21 出力用のトランジスタに電源
 を供給する端子

22 半導体チップに接地電位を供
 給するためのパッド
 30 基本波整合回路
 31、32 1/8 波長伝送線路
 33 1/20 波長伝送線路
 34 1/12 波長伝送線路
 35 高周波阻止用チョークコイル
 40A 誘導素子
 40B その他の基本波整合回路部分

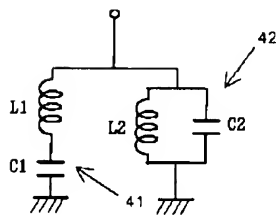
【図 1】



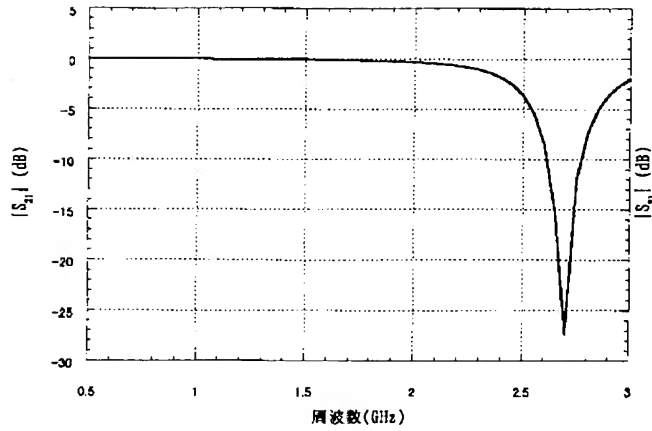
【図 2】



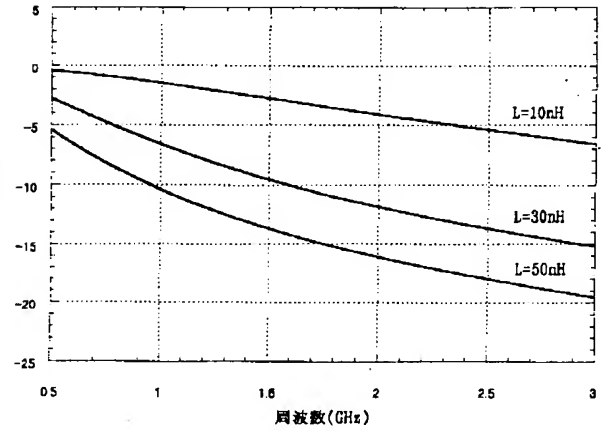
【図 7】



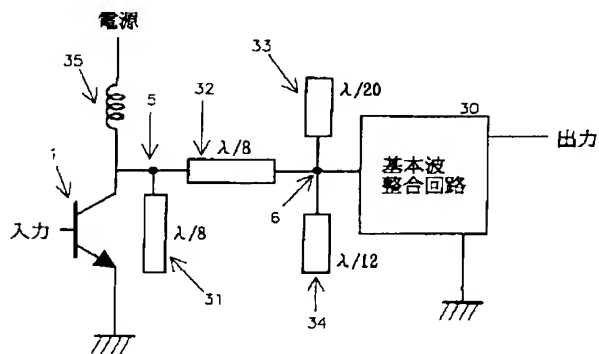
【図3】



【図4】



【図5】



【図6】

